Electronics (3): Syllabus

[1] Course: 電子學(三) Electronics (3)

上課時間: 週二 4:10 ~ 7:00pm, i.e. 8 ~ A節

上課地點: 電機系館一樓 靄雲廳, i.e. Room # 92119

講義下載網址: http://msic.ee.ncku.edu.tw/ch.html (IC設計課程→大學部課程→電子學(三))
http://moodle.ncku.edu.tw

[2] Professor: Dr. Tai-Haur Kuo (郭泰豪 教授) (06) 2757575 ext. 62389
Dr. Da-Huei Lee (李大輝 教授) (06) 2757575 ext. 62377

TA: 鄭聿程 yccheng.msic@ee.ncku.edu.tw (06)2757575 ext.62400-2889
闕壯維 jwcyue.msic@ee.ncku.edu.tw

Office hours: 每週一17:00~18:00, 每週五16:00~17:00 and more @奇美樓 95304室

[3] Textbook: Adel S. Sedra and Kenneth C. Smith, "Microelectronic Circuits", 8th edition, 2021.

[4] Grade factors: Midterm-I (30%), Midterm-II (30%), Final (30%)
Homeworks: HW1(5%), HW2(5%), HW3(Bonus: 1%) , HW4(Bonus: 1%)

[5] Course outline: Ch.10 Feedback
Ch.11 Output Stages and Power Amplifiers
Ch.12 Operational-Amplifier Circuits
Ch.13 Filters and Tuned Amplifiers
Ch.14 Signal Generators and Waveform-Shaping Circuits

課程進度

週次 Week	日期 Date	進度說明 Progress Description
1	112/09/05	Introduction to World IC Design Companies **Ch.10:** Feedback Amplifier Analysis Utilizing Its Loop Gain (start from p. 39) HW1 : Differential Amplifier
2	112/09/12	**Ch.10:** Stability Problem, Frequency Compensation **Ch.12:** Two Stage CMOS Op Amp (1)
3	112/09/19*	**Ch.12:** Two Stage CMOS Op Amp (2) HW2 : Two Stage CMOS Op Amp
4	112/09/26	**Ch.12:** Folded Cascode CMOS Op Amp, Slew Rate (1)
5	112/10/03*	**Ch.12:** Folded Cascode CMOS Op Amp, Slew Rate (2)
6	112/10/10	國慶日放假
7	112/10/17	Mid-Term Exam I
8	112/10/24	**Ch.13:** Filter Types, Transfer Function, Butterworth and Chebyshev Filters **Ch.13:** First-Order and Second-Order Filter Functions (1)
9	112/10/31	**Ch.13:** First-Order and Second-Order Filter Functions (2) **Ch.13:** Switched-Capacitor Filters, Tuned Amplifiers (1)
10	112/11/07	**Ch.13:** Switched-Capacitor Filters, Tuned Amplifiers (2) HW3 : Filter
11	112/11/14	**補充教材: Ch.10-Appendix(II):** Fundamentals of Data Converters (DAC)
12	112/11/21*	**補充教材: Ch.10-Appendix(II):** Fundamentals of Data Converters (ADC)
13	112/11/28	Mid-Term Exam II
14	112/12/05	**Ch.11:** Classification of Output Stages, Class A, Class B and Class D Output Stage
15	112/12/12	**Ch.11:** Class AB Output Stage, Biasing the Class AB Output Stages HW4 : Output Stage
16	112/12/19	**Ch.14:** Basic Principles of Sinusoidal Oscillators, Op-Amp-RC Oscillator Circuits, LC and Crystal Oscillators
17	112/12/26*	**Ch.14:** Bistable Multivibrators, Generation of Square and Triangular Waveforms and Standardized Pulse
18	113/01/02	Final Exam

* Deadline of previous homework

教育目標

- 教育學生專業學識
- 使學生具備創新、分析、設計及實踐四方面能力
- 養成其深厚之電機工程專業知能
- 賡續學術研究及跨領域整合之能力
- 問卷題目: 修習這個課程，使我具備電子電路分析、設計及PSpice驗證能力，養成基本積體電路知能

核心能力

- 應用數學、物理、化學以及電機工程知識的能力
  - 問卷題目: 這課程包含應用積體電路，如OPAMP、filter…等知識的能力
- 設計並執行實驗，以及分析與解釋數據的能力
  - 問卷題目: 此課程培養設計OPAMP，以及分析並以軟體驗證結果的能力
- 執行工程實務所需之技術、技能以及現代工程工具運用之能力
  - 問卷題目: 此課程使我具有運用PSpice軟體模擬及驗證積體電路之基本能力
- 設計工程系統、元件或製程之能力
  - 問卷題目: 此課程使我對CMOS電晶體電路有基本的認識
- 發掘、分析以及解決工程問題之能力
  - 問卷題目: 此課程使我具有分析及解決OPAMP設計問題之基本能力
- 認識時事議題，瞭解工程技術對環境、社會以及全球之影響，並能持續學習之能力
  - 問卷題目: 此課程會探討產業時事議題，使我概略瞭解現今積體電路在全球之發展

加簽原則

- 先修科目: 電子學(二)
  - 依學校擋修規定，須修過電子學(二)且學期成績>50分
- 為維護教學品質需限制課堂人數，將採取以下加簽優先順位：
  - 第一順位:
    - 特殊因素加簽(外籍生、交換生)
    - 電機系原班級之大三生
  - 第二順位:
    - 電機系非原班級之大三生
  - 第三順位:
    - 其他 (若有同學退選，且選課系統尚有餘額)

2021百大好缺

- 類比IC設計工程師: 前三名公司，碩士畢業新人年薪可超過200萬元

排序	2017年~2021年任職半導體上游的職務(僅排序樣本>100的非主管職)	平均月薪(元)	排序	2017年~2021年任職半導體上游的職務(僅排序樣本>100的非主管職)	平均月薪(元)
1	類比IC設計工程師	94,672	11	IC封裝　測試工程師	68,583
2	數位IC設計工程師	92,657	12	半導體製程工程師	67,397
3	韌體設計工程師	83,644	13	IC佈局工程師	67,214
4	硬體研發工程師	83,069	14	廠務	67,125
5	軟體設計工程師	81,307	15	工業工程師/生產線規劃	65,770
6	電子產品系統工程師	78,404	16	生產技術/製程工程師	62,485
7	演算法開發工程師	78,342	17	半導體設備工程師	59,123
8	FAE工程師	73,781	18	品管/品保工程師	58,296
9	電子工程師	72,492	19	生產設備工程師	53,687
10	半導體工程師	70,492	20	生管	53,622

Ranking of Semiconductor Sales 2020-2021

: Fabless design house

(USD million)

2021 Rank	2020 Rank	Company	Headquarter	2021 Sales	2020 Sales	YoY(%)
1	2	Samsung	South Korea	83,085	61,853	34
2	1	Intel	U.S.	75,550	76,328	-1
3	3	TSMC (台積電)	Taiwan	56,633	45,572	24
4	4	SK Hynix	South Korea	37,267	27,075	38
5	5	Micron	U.S.	30,087	22,542	33
6	6	Qualcomm	U.S.	29,136	19,357	51
7	8	NVIDIA	U.S.	23,026	14,659	57
8	7	Broadcom	U.S.	20,963	17,744	18
9	12	Media Tek (聯發科)	Taiwan	17,551	10,985	60
10	9	TI	U.S.	16,904	13,574	25
11	15	AMD	U.S.	16,108	9,763	65
12	11	Infineon	Europe	13,616	11,225	21
13	10	Apple	U.S.	13,430	11,440	17
14	14	ST	Europe	12,574	10,178	24
15	13	Kioxia	Japan	12,132	10,553	15

Source: Company reports, IC Insights

YoY: Year-over-year growth

Ranking of Fabless IC Design House 2020-2021

(USD million)

2021 Rank	2020 Rank	Company	Headquarter	2020 Sales	2021 Sales	YoY(%)
1	1	Qualcomm	U.S.	19,407	29,333	51
2	3	NVIDIA	U.S.	15,412	24,885	61
3	2	Broadcom	U.S.	17,745	21,026	18
4	4	MediaTek (聯發科)	Taiwan	10,929	17,619	61
5	5	AMD	U.S.	9,763	16,434	68
6	8	Novatek (聯詠)	Taiwan	2,709	4,836	79
7	7	Marvell	U.S.	2,942	4,281	46
8	9	Realtek (瑞昱)	Taiwan	2,635	3,767	43
9	6	Xilinx	U.S.	3,053	3,677	20
10	-	Himax (奇景)	Taiwan	888	1,547	74

Source: TrendForce

YoY: Year-over-year growth

Lifetime Income Estimation of MSIC Lab Members

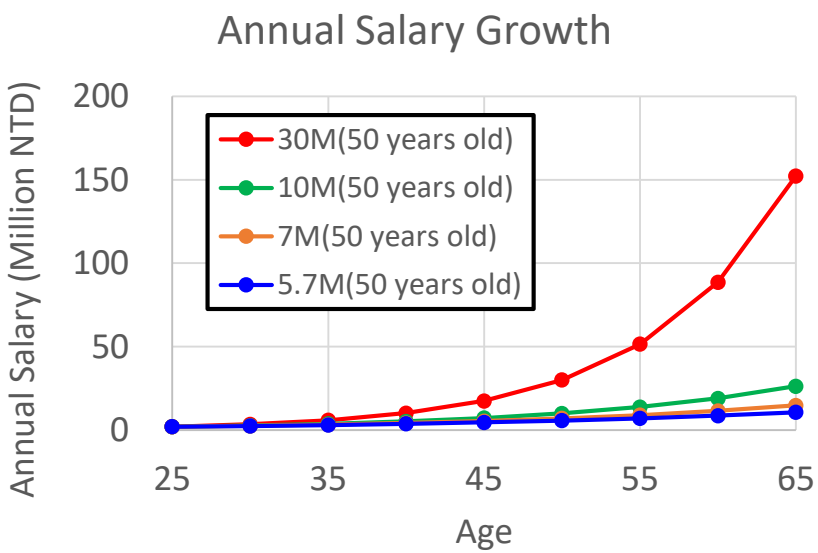
- Annual starting salary at 25 years old is 2 million
  - If annual salary at 50 years old is **5.7 million,** total income from 25 to 65 years old

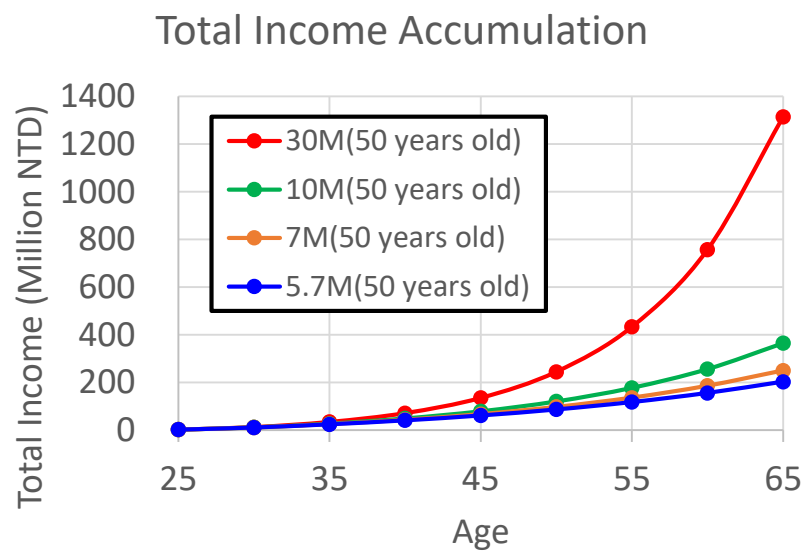
    Annual growth: $x^{25} = \frac{5.7}{2} \rightarrow x = 1.043$ $\quad 2{,}000{,}000 \times \frac{1.043^{(65-25)} - 1}{1.043 - 1} > 203\text{M}$

    → Life income is **203 million**
  - If annual salary at 50 years old is **30 million,** total income from 25 to 65 years old

    Annual growth: $x^{25} = \frac{30}{2} \rightarrow x = 1.114$ $\quad 2{,}000{,}000 \times \frac{1.114^{(65-25)} - 1}{1.114 - 1} > 1{,}314\text{M}$

    → Life income is **1.3 billion**





教育部類比IC設計競賽近年獲獎隊數

- 郭泰豪教授及歷屆博碩生助教積極投入電子學、電子電路實驗改造、類比IC設計之教育，加上其他相關教授多年努力，成果輝煌。
- 成大電機系學生在每年教育部類比IC設計競賽幾乎囊括所有大獎遠勝過參賽隊數眾多的台清交三校總和(如下表，每年約100隊參賽)。

年度	特優獎			優等獎			佳作獎		
	總獎數	成大 (郭教授) 獲獎數	台清交 獲獎數	總獎數	成大 (郭教授) 獲獎數	台清交 獲獎數	總獎數	成大 (郭教授) 獲獎數	台清交 獲獎數
2022	1	1 (0)	0	1	1 (0)	0	2	0 (0)	1(台)
2021	1	1 (0)	0	2	1 (0)	0	3	3 (1)	0
2020	1	1 (1)	0	2	2 (1)	0	3	2 (0)	0
2019	1	1 (0)	0	2	2 (1)	0	5	5 (0)	0
2018	1	1 (0)	0	2	2 (0)	0	5	4 (0)	1(台)
2017	從缺	-	-	3	2 (1)	1(台)	3	3 (1)	0
2016	1	0 (0)	0	2	1 (1)	0	5	4 (1)	0
2015	1	1 (0)	0	2	2 (1)	0	6	3 (0)	1(清)1(交)
2014	1	1 (0)	0	2	1 (1)	0	7	3 (0)	1(台)1(清)
2013	1	1 (1)	0	2	1 (0)	1(台)	6	3 (0)	3(台)
2012	從缺	-	-	4	3 (1)	1(清)	7	4 (0)	1(清)
2011	1	1 (0)	0	1	0 (0)	1(清)	6	2 (0)	2(台)
2010	從缺	-	-	4	4 (1)	0	10	2 (2)	3(台)1(交)

台灣半導體研究中心(TSRI)優良晶片遴選獲獎數統計

- 郭泰豪教授與博碩生研發之晶片近六年多次刊登至IC設計領域最頂尖會議ISSCC，並獲TSRI頒ISSCC特別設計獎，郭教授團隊獲獎數與台清交單校總合相當(如下表)。
- 成大於類比晶片評比近六年獲特優及優等獎總數遠勝過台清交，其中郭教授團隊占成大總獲獎數半數以上。TSRI於特別設計、特優、優等獎每次各頒予100、40、20萬晶片製作獎勵(多位教授合作獲獎以均分計)。郭教授團隊近六年獲獎勵約1,000萬元，為所有領域獲獎勵最多者。

年度	ISSCC特別設計獎(所有領域)					特優設計獎(類比組)					優等設計獎(類比組)				
	總獎數	成大(郭教授)	台大	清大	交大	總獎數	成大(郭教授)	台大	清大	交大	總獎數	成大(郭教授)	台大	清大	交大
2023	7	2 (1)	3	1	1	4	1 (1)	0	0	2	10	4 (1)	2	0	1
2022	6	2 (2)	1	2	1	4	0 (0)	0	1	3	9	1 (1)	4	1	0
2021	3	0 (0)	2	0	1	3	0 (0)	0	0	3	9	4 (3)	0	0	3
2020	6	2 (2)	2	1	0	3	0 (0)	0	1	0	9	3 (2)	2	0	0
2019	4	2 (1)	0	1	0	3	2 (1)	0	0	0	9	2 (1)	0	2	1
2018	3	1 (1)	1	1	0	3	1 (0)	0	0	1	9	3 (2)	1	1	1
獲獎數	29	9 (7)	9	6	3	20	4 (2)	0	2	9	55	17 (10)	9	4	6

台灣IC設計協會(TICD)論文獎近四年獲獎統計

- TICD每年評選IC設計博碩士畢業論文
- 郭泰豪教授團隊近四年TICD碩博士論文獎得獎數最多、得第一名(居首位)最多

*僅列出得獎數至少兩次者

學校	教授	博士獎數 (第一名)	碩士獎數 (第一名)	獲獎總數 (第一名)
成大	郭泰豪	4 (2)	4 (2)	8 (4)
台大	教授1	2 (0)	3 (0)	5 (0)
	教授2	1 (0)	3 (0)	4 (0)
	教授3	2 (0)	0 (0)	2 (0)
	教授4	1 (0)	1 (0)	2 (0)
交大	教授1	1 (1)	1 (1)	2 (2)
清大	教授1	2 (1)	0 (0)	2 (1)

電機工程學會(CIEE)青年論文獎近四年獲獎統計

- CIEE每年評選電機博碩士畢業論文
- 郭泰豪教授團隊近四年獲2次青年論文獎第一名，次數最多

*僅列出得獎數至少兩次者，且未列佳作

學校	教授	第一名次數	第二名次數	第三名次數
成大	郭泰豪	2	0	0
台大	教授1	1	2	2
	教授2	1	0	2
	教授3	1	0	1
	教授4	0	0	3
清大	教授1	0	1	1
交大	教授1	1	1	2
	教授2	0	2	0
	教授3	0	0	2

ISSCC Analog & Data Converter Session

- IEEE ISSCC是世界學術界和企業界公認的IC設計領域最高級別會議，被喻為是「晶片設計奧林匹克競賽」
- 郭泰豪教授團隊在類比及資料轉換器領域之論文常獲選至 ISSCC 發表(同比進奧運決賽)，近六年共 6 篇全部獲選為該會議之JSSC Invited Paper 或Highlight Paper (同比奧運金牌)

*類比: Analog, 資料轉換器: Data Converter (ADC、DAC)

	郭教授		聯發科		成大(郭教授外)/台大/交大/清大/其他	
	Analog	Data Converter	Analog	Data Converter	Analog	Data Converter
2023		1		2		1 (成大)
2022	1	1	1			
2021				1		
2020	1	1		1	1 (交大)	
2019			1	3	1 (台積電)	
2018	1		1			1 (清大)

JSSC Analog & Data Converter

- IEEE JSSC為晶片設計領域中技術最頂尖且美國專利引用數最多的期刊
- 台灣近四年的5篇JSSC Analog及Data Converter論文皆由郭泰豪教授所發表

	郭教授		聯發科		成大(郭教授外)/台大/交大/清大/其他	
	Analog	Data Converter	Analog	Data Converter	Analog	Data Converter
2023						
2022	1	1				
2021		1				
2020		2				

MSIC Lab近五年ISSCC & JSSC

- 郭泰豪教授 (MSIC Lab)近六年發表7篇IEEE ISSCC及10篇IEEE JSSC，而且此7篇ISSCC論文評分全都名列前茅，1篇獲Takuo Sugano Award，3篇被TPC選為Highlight Paper，3篇為JSSC Invited Paper
- 郭教授也是2021年前全世界唯一在ISSCC共十個領域Subcommittee中三個(Analog、Data Converter、Power Management)發表論文者，其一為Power Management Subcommittee於2018創立至今唯一獲ISSCC Takuo Sugano Award的論文
- Analog及Data Converter為IC設計歷史最久的領域之一，競爭對象皆為積極投入的世界最知名IC公司或頂尖大學，競爭激烈，Paper能被接受極為艱難，近六年我國的Analog及Data Converter論文，三分之一ISSCC及三分之一JSSC為郭教授所發表，尤其2020-2022年台灣的8篇ISSCC中的一半及全部5篇JSSC為郭教授所發表
- 台灣近十年的4篇JSSC DAC paper皆由郭泰豪教授所發表
- 郭教授指導的博士生據所知創下 ISSCC 於 1954 年創立 70 年以來唯二發表4篇Analog領域論文的紀錄，另一博士生為唯二發表3篇Data Converter領域論文的博士生

MSIC Lab近年畢業學生就業

- 往年MSIC Lab學生畢業後多加入世界一流公司，如美國高通(Qualcomm)、蘋果 (Apple)、輝達 (NVIDIA)、Analog Devices (ADI)與德州儀器 (TI)，台灣聯發科、立錡、聯詠與台積電等。近年因國內IC設計業競爭力及待遇大幅提高，畢業生多留國內，近 8 成加入聯發科

- 歷年MSIC Lab研究生及專題生出國深造，80%以上到世界前十名校就讀，如史丹福(Stanford)、加州大學柏克萊分校(University of California, Berkeley)、麻省理工學院(MIT)、伊利諾大學香檳分校(University of Illinois, Urbana-Champaign)、哥倫比亞(Columbia) 等大學